

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-125278

(43)Date of publication of application : 17.05.1996

(51)Int.Cl. H01S 3/18
H01L 33/00

(21)Application number : 06-263456 (71)Applicant : NIPPONDENSO CO LTD

(22)Date of filing : 27.10.1994 (72)Inventor : ATSUMI KINYA
KIMURA YUJI
ABE KATSUNORI
MATSUSHITA NORIYUKI

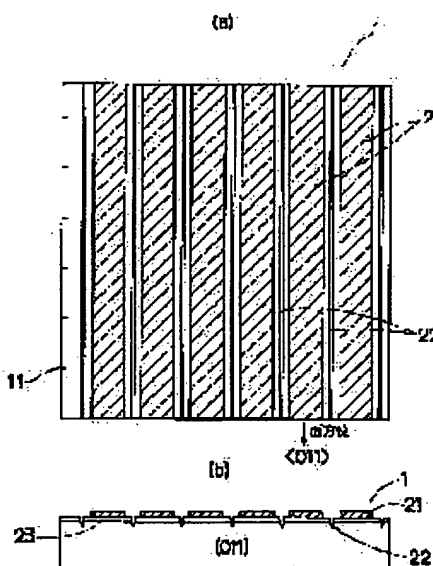
(54) MANUFACTURE OF SEMICONDUCTOR LASER DEVICE

(57)Abstract:

PURPOSE: To prevent an active layer from being damaged inside and to form a semiconductor laser device.

CONSTITUTION: Etching grooves 22 are formed in a semiconductor substrate 1, which is laminated with a plurality of semiconductor laser constituent elements comprising an active layer 23 and has a plurality of striped electrodes 21 formed in parallel to each other on its upper part, in parallel to the electrodes 21 and to a depth in which the layer 23 is removed.

After that, the substrate 1 is cleaved in the direction vertical to the electrodes 21 to form resonance surfaces, subsequently the substrate 1 is cleaved along the grooves 22 to form a device.



LEGAL STATUS

[Date of request for examination] 19.01.2001

[Date of sending the examiner's
decision of rejection]

[Kind of final disposal of application
other than the examiner's decision
of rejection or application
converted registration]

[Date of final disposal for
application]

[Patent number] 3473134

[Date of registration] 19.09.2003

[Number of appeal against
examiner's decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

引用例2

(19)日本特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平8-125278

(43)公開日 平成8年(1996)5月17日

(51)Int. Cl.⁴ 演算記号 庁内整理番号 FI 技術表示箇所
H01S 3/18
H01L 33/00 A

審査請求 未請求 請求項の数 3 頁 (全 4 頁)

(21)出願番号 特願平8-263456

(22)出願日 平成8年(1994)10月27日

(71)出願人 000004260

日本電装株式会社

愛知県刈谷市昭和町1丁目1番地

(72)発明者 藤井 欣也

愛知県刈谷市昭和町1丁目1番地 日本電装株式会社内

(72)発明者 木村 善治

愛知県刈谷市昭和町1丁目1番地 日本電装株式会社内

(72)発明者 安部 克剛

愛知県刈谷市昭和町1丁目1番地 日本電装株式会社内

(74)代理人 弁理士 伊藤 淳二

最終頁に続く

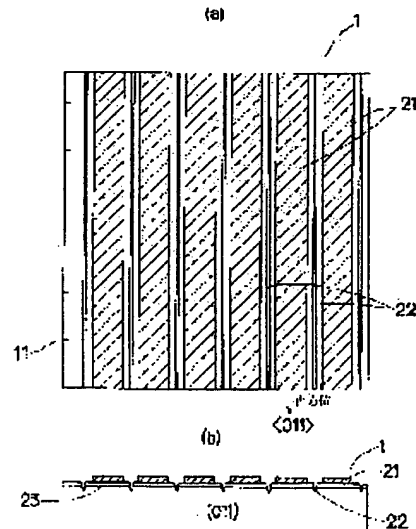
(54)【発明の名称】 半導体レーザの製造方法

(57)【要約】

【目的】 活性層内部にダメージが入らないようにして、半導体レーザの素子化を図る。

【構成】 活性層23を含む複数の半導体レーザ構成要素が積層され、上部にストライプ電極21が平行に複数形成されている半導体基板1に対し、ストライプ電極21と平行に、活性層23を除去する深さまでエッチング溝22を形成する。その後、ストライプ電極21に垂直な方向にへき開して共振面を形成し、続いてエッチング

溝22に沿って半導体基板1をへき開して素子化を図る。



【特許請求の範囲】

【請求項1】 活性層を含む複数の半導体レーザ構成要素が積層形成され、上部にストライプ電極が平行に複数形成されている半導体基板に対し、前記ストライプ電極に垂直な方向に共振面を形成するようにへき開する工程と、前記複数のストライプ電極間に前記ストライプ電極と平行な方向にへき開して素子化する工程とを有する半導体レーザの製造方法において、前記ストライプ電極に平行にへき開する工程は、前記ストライプ電極と平行に前記活性層を除去する深さまでエッチング溝を形成する工程と、前記エッチング溝に沿って前記半導体基板をへき開する工程とからなることを特徴とする半導体レーザの製造方法。

【請求項2】 前記エッチング溝を形成する工程は、前記エッチング溝を、前記共振面と交差しないよう破線状に形成する工程であることを特徴とする請求項1に記載の半導体レーザの製造方法。

【請求項3】 前記活性層の発光領域の幅が $100\mu\text{m}$ 以上であることを特徴とする請求項1又は2に記載の半導体レーザの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体レーザの製造方法に関するものである。特に高い出力を要求されるレーザレーダ用の大出力レーザとして好適である。

【0002】

【従来の技術】 従来の半導体レーザの製造方法を図4に従って説明する。GaAs等の基板上に活性層やクラッド層を単結晶成長した基板に絶縁膜や電極を成膜後、所定のフォトリソ工程によりパターンニングしストライプ電極31を形成する。その後、基板の側部に傷を付け、ストライプ電極31に対し垂直に交わる方向にへき開し、短冊状のレーザバース30を製作する。ここで、そのへき開は結晶に沿って行われ、その面がミラー面となるため、そのへき開面32が共振面として利用される。

【0003】 次に、レーザバース30をスクライバ34にて、活性層に近い面からストライプ電極31間にストライプ電極31と平行に傷33を入れ、傷33の下からカッターの刃等を当て、傷33に沿ってへき開し、1つの素子にする。なお、このストライプ電極31と平行なへき開面は、ミラー面とはならないため、共振面とはならない。

【0004】 なお、1つの素子の大きさは通常 $500\mu\text{m} \times 500\mu\text{m}$ 程度である。

【0005】

【発明が解決しようとする課題】 半導体レーザを素子化する時に、上記スクライバ装置にて、ストライプ電極に平行に溝を入れる場合、ダイヤモンドの針先で機械的に数 μm の深さで傷を入れる。しかし、活性層は半導体結晶基板の上面から $4\sim 5\mu\text{m}$ と極めて近傍にあるため、

この傷が活性層へのダメージとなる。このダメージの入った領域は、ストライプ電極から離れているため問題が無いように思われるが、ストライプ電極の幅が大きい場合、例えば大出力半導体レーザのように瞬時に数十アンペアもの電流を素子内に流し、数十ワットもの光出力を出す場合は、ストライプ電極の幅が $100\mu\text{m}$ 以上必要であり（小出力半導体レーザでは $30\mu\text{m}$ 以下）、このような場合には活性層内にかかる外部応力や活性層内の結晶欠陥が増殖しやすく、素子の信頼性に特に大きく影響する。従って、素子の劣化が速く長期信頼性が得られないという問題がある。

【0006】 また、この素子化も共振面を形成した時と同様な方法でへき開によって製作してもよいように考えられるが、こうすると素子化した面も共振面となり、レーザ光を思うように素子の前面から取り出すことができなくなる。そこで、本発明は、素子化のためのへき開をエッチング溝を用いて行うという新規な製造方法にて上記問題を解決することを目的とする。

【0007】

【課題を解決するための手段】 上記目的を達成するため、請求項1に記載の発明においては、活性層（23）を含む複数の半導体レーザ構成要素（26～28）が積層形成され、上部にストライプ電極（21）が平行に複数形成されている半導体基板（1）に対し、前記ストライプ電極（21）に垂直な方向に共振面を形成するようにへき開する工程と、前記複数のストライプ電極（21）間に前記ストライプ電極（21）と平行な方向にへき開して素子化する工程とを有する半導体レーザの製造方法において、前記ストライプ電極（21）に平行にへき開する工程は、前記ストライプ電極（21）と平行に前記活性層（23）を除去する深さまでエッチング溝（22）を形成する工程と、前記エッチング溝（22）に沿って前記半導体基板（1）をへき開する工程とからなることを特徴としている。

【0008】 請求項2に記載の発明では、請求項1に記載の発明において、前記エッチング溝（22）を形成する工程は、前記エッチング溝（22）を、前記共振面と交差しないよう破線状に形成する工程であることを特徴としている。請求項3に記載の発明では、請求項1又は2に記載の発明において、前記活性層（23）の発光領域（231）の幅が $100\mu\text{m}$ 以上であることを特徴としている。

【0009】 なお、上記各手段のカッコ内の符号は、後述する実施例記載の具体的手段との対応関係を示すものである。

【0010】

【発明の作用効果】 請求項1に記載の発明によれば、素子化のためのへき開において、ストライプ電極と平行に活性層を除去する深さまでエッチング溝を形成し、このエッチング溝に沿って半導体基板をへき開するようにし

てストライプ電極と平行な方向にへき開するようにして、活性層内部にダメージが入らないようにして、半導体レーザの素子化を図ることができる。

【0011】請求項2に記載の発明によれば、エッチング溝を、共振面と交差しないう破線状に形成しているから、ストライプ電極と垂直な方向に共振面を形成するためのへき開を行う際に、エッチング溝がそのへき開の妨げとならず、垂直方向のへき開を確実に行わせることができる。請求項3に記載の発明によれば、活性層の発光領域の幅が100 μm 以上の大出力半導体レーザに適用し、ストライプ幅が大きい場合の素子化を確実に行うことができる。

【0012】なお、この種の半導体レーザのへき開にエッチング溝を使うものとして、特公昭59-14914号公報に記載されたものがあるが、このものは共振面に対するへき開に対してエッチング溝を形成するものであり、本願の対象とする、ストライプ電極と平行な方向への素子化のためのへき開に対しては、従来技術で説明したものと同様な方法でへき開を行っている。従って、このものでは、上記した作用効果は奏しない。

【0013】

【実施例】

（第1実施例）図1（a）、（b）は半導体レーザが多数形成された半導体結晶基板の上面図、正面図であり、図2は素子化したレーザ素子の断面構成図である。まず、基板26上にクラッド層24、活性層23、クラッド層25、キャップ層27が形成され、さらにその上に絶縁層28およびストライプ電極21が形成された、素子化前の半導体基板1を用意する。この半導体基板1においては、図1（a）に示すように、ストライプ電極21が平行に形成されている。なお、基板26の表面には、下部電極およびはんだ層が形成されているが、これらについては省略して図示されている。

【0014】半導体基板1の（100）面上のストライプ電極21間に、ストライプ電極（面方位<011>）21に平行にエッチングによるV溝（以下エッチング溝という）22を形成する。エッチング溝22の深さは半導体レーザの活性層23よりも深く（約4～5 μm ）形成する。エッチング溝22の形成は、ウエットエッチング法あるいはドライエッチング法のいずれを用いてもよい。

【0015】その後、半導体基板1の側部にスクライバにより傷11を形成し、この傷11の位置からへき開し短冊のレーザバーを得る。この時のへき開面が共振面になる。次に、このレーザバーにおいて、エッチング溝2

2のある面と対向する面より、カッターの刃等の鋭利なもので押さえつけ、エッチング溝22に沿ってへき開し、1つの半導体レーザ素子を得る。この時、エッチング溝22は活性層23より深く形成されているため、その部分は共振面にはならない。

【0016】上記のような製造方法により、半導体レーザの活性層23には何ら機械的なダメージが入らないため、極めて信頼性の高い素子を提供できる。なお、活性層23内の発光領域231はストライプ幅と一致し、本例ではストライプ幅を400 μm 、素子の幅を500 μm としている。

（第2実施例）上記第1実施例においては、半導体基板1の側部に形成したスクライバによる傷11の位置からへき開しバー状の短冊を得る場合に、時として図3に示す111の方向にへき開が起ころず途中からエッチング溝22に沿って割れてしまう可能性がある。

【0017】そこで、この第2実施例では、上記第1実施例を改善し、エッチング溝22が半導体レーザの共振面（即ち図の111）と交差しないう破線状に形成している。こうすることで、同一寸法の短冊状のレーザバーを歩留まりよく常時得ることができる。なお、本発明は上記実施例に限定されるものではなく、エッチング溝22の形状は、V溝でなく矩形溝などでもよい。従って、（100）面上のストライプ電極21の面方位を上記実施例に対し90°回転した方向へ形成してもよい。

【0018】また、上記実施例ではストライプ幅を400 μm としたが、このストライプ幅は特に限定されるものでない。従って、パルス駆動の大出力半導体レーザに限らず、ストライプ幅の小さい直流駆動（CW）の半導体レーザに本発明を適用するようにしてもよい。

【図面の簡単な説明】

【図1】本発明の第1実施例を示すもので、（a）は半導体レーザが多数形成された半導体結晶基板の上面図、（b）は正面図である。

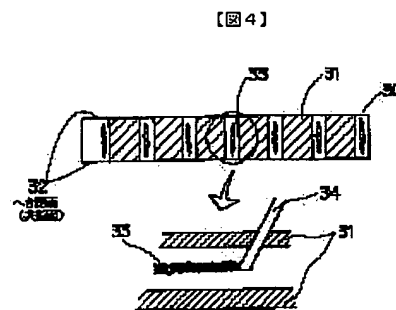
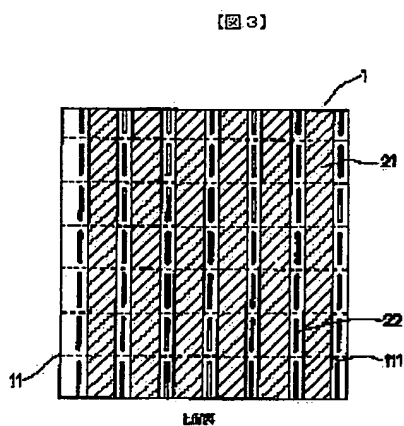
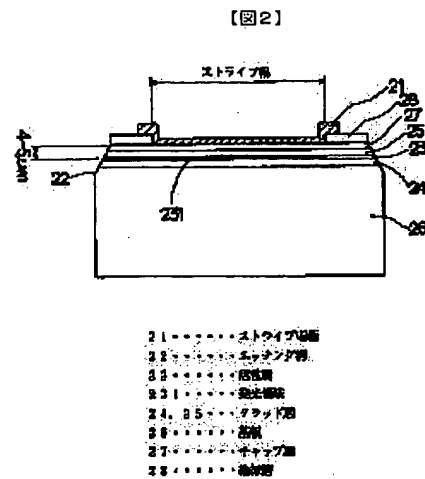
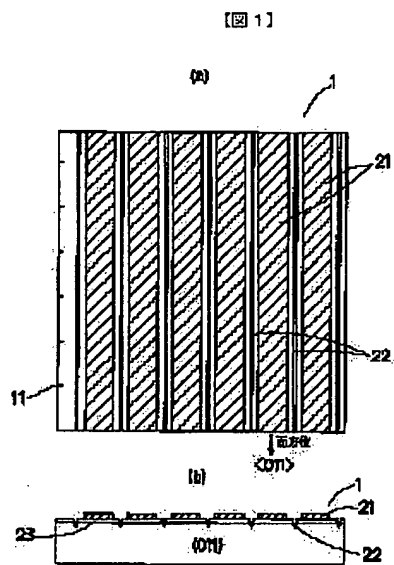
【図2】素子化したレーザ素子の断面構成図である。

【図3】第2実施例における、半導体レーザが多数形成された半導体結晶基板の上面図である。

【図4】従来の半導体レーザの製造方法を示す図である。

【符号の説明】

1……半導体基板、21……ストライプ電極、22……エッチング溝、23……活性層、24、25……クラッド層、26……基板、27……キャップ層、28……絶縁層。



フロントページの続き

(72)発明者 松下 規由起
愛知県刈谷市昭和町1丁目1番地 日本電
装株式会社内

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER: _____**

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.